

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2002164166
PUBLICATION DATE : 07-06-02

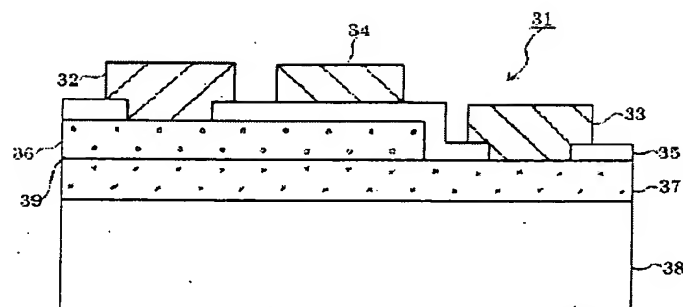
APPLICATION DATE : 22-11-00
APPLICATION NUMBER : 2000355300

APPLICANT : CANON INC;

INVENTOR : HOSHI JUNICHI;

INT.CL. : H05B 33/08 H05B 33/14 H05B 33/22
H05B 33/26

TITLE : ORGANIC EL ELEMENT AND DISPLAY
DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To provide an organic EL element that is capable of constructing an active-matrix by itself without requiring an expensive TFT substrate and also does not require complex add-on parts.

SOLUTION: In the organic EL element having an electron transport layer 37 and a positive hole transport layer 36, a control electrode 34 for controlling the quantity of carrier injected from at least one of the transport layers is provided.

COPYRIGHT: (C)2002,JPO



THIS PAGE BLANK (USPIC)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-164166

(P2002-164166A)

(43) 公開日 平成14年6月7日(2002.6.7)

(51) Int.Cl.⁷

識別記号

F I

テームト(参考)

H 0 5 B 33/08

H 0 5 B 33/08

3 K 0 0 7

33/14

33/14

A

33/22

33/22

D

B

Z

審査請求 未請求 請求項の数19 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願2000-355300(P2000-355300)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(22) 出願日 平成12年11月22日(2000.11.22)

(72) 発明者 星 淳一

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(74) 代理人 100096828

弁理士 渡辺 敬介 (外1名)

Fターム(参考) 3K007 AB11 AB18 BA06 CA01 CB01

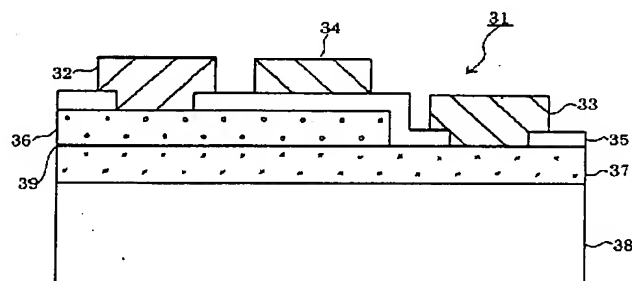
DA01 DB03 EA02 EB00 GA04

(54) 【発明の名称】 有機EL素子及び表示装置

(57) 【要約】

【課題】 高価なTFT基板を必要とせず、また複雑な外付部品を必要としない自身でアクティブマトリクスを構成可能な有機EL素子を提供する。

【解決手段】 電子輸送層37と正孔輸送層36を有する有機EL素子において、少なくとも一方の輸送層から注入されるキャリアの量を制御するための制御電極34を設けた。



【特許請求の範囲】

【請求項1】 電子輸送層と正孔輸送層を有する有機EL素子において、一方の輸送層から注入されるキャリアの量を制御するための制御電極を有することを特徴とする有機EL素子。

【請求項2】 前記一方の輸送層から注入されるキャリアは、正孔であることを特徴とする請求項1に記載の有機EL素子。

【請求項3】 前記制御電極は、前記キャリアを注入する輸送層の直上に配置されていることを特徴とする請求項1に記載の有機EL素子。

【請求項4】 前記電子輸送層と正孔輸送層との界面では、前記制御電極により注入量を制御されるキャリアに対するポテンシャル障壁が、反対電荷キャリアに対するポテンシャル障壁よりも低いことを特徴とする請求項1に記載の有機EL素子。

【請求項5】 電子輸送層と正孔輸送層を有する有機EL素子において、両輸送層から注入されるキャリアの量を制御するための制御電極を有することを特徴とする有機EL素子。

【請求項6】 前記正孔輸送層は、TFELであることを特徴とする請求項1乃至5のいずれかに記載の有機EL素子。

【請求項7】 前記制御電極は、絶縁膜を介した電界効果型電極であることを特徴とする請求項1乃至6のいずれかに記載の有機EL素子。

【請求項8】 前記絶縁膜は、素子を保護するパシベーション膜を兼ねることを特徴とする請求項7に記載の有機EL素子。

【請求項9】 前記制御電極は、前記キャリアを注入する電極の外周に広がっていることを特徴とする請求項1乃至8のいずれかに記載の有機EL素子。

【請求項10】 前記制御電極の形状はドーナツ型であることを特徴とする請求項9に記載の有機EL素子。

【請求項11】 特定の界面のポテンシャル障壁は充分に高く、該界面には両キャリアの蓄積により電気2重層が形成されていることを特徴とする請求項1乃至10のいずれかに記載の有機EL素子。

【請求項12】 陽極が前記素子を形成する基板の表面にベタで形成されていることを特徴とする請求項1乃至11のいずれかに記載の有機EL素子。

【請求項13】 少なくとも一方の輸送層はパターンニングされており、互いに分離された複数の素子を有することを特徴とする請求項1乃至12のいずれかに記載の有機EL素子。

【請求項14】 請求項1乃至13のいずれかに記載の有機EL素子を用いて構成した表示装置において、前記素子の制御電極と、陰極又は陽極でアクティブマトリクス回路を構成したことを特徴とする表示装置。

【請求項15】 前記制御電極は走査線に接続されてお

り、前記陰極は信号線に接続されており、前記有機EL素子の選択は、前記陽極の電位よりも低い電位で行われることを特徴とする請求項14に記載の表示装置。

【請求項16】 前記陽極は共通電極であることを特徴とする請求項15に記載の表示装置。

【請求項17】 前記アクティブマトリクス回路は低電圧駆動されることを特徴とする請求項14乃至16のいずれかに記載の表示装置。

【請求項18】 前記有機EL素子には、該素子の発光を延長するための蛍光材料又は燐光材料が加えられていることを特徴とする請求項14乃至17のいずれかに記載の表示装置。

【請求項19】 前記非選択有機EL素子の制御電極には、選択有機EL素子のそれに印加する電圧とは反対符号の電圧が印加されることを特徴とする請求項14乃至18のいずれかに記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は有機エレクトロルミネッセンス素子（以下、「有機EL素子」という。）、特に集積化に適した有機EL素子及び表示装置に関する。

【0002】

【従来の技術】従来集積化された有機EL素子の駆動方法としてパッシブマトリクス法あるいはアクティブマトリクス法が知られている。

【0003】前記パッシブマトリクス法は、有機EL素子を複数配置する基板上に陰極である走査電極と、陽極である信号電極を格子状に配置し、両電極間に電流を流し込む事によって交点の各EL素子を駆動、発光せしめるものである。

【0004】また、前記アクティブマトリクス法の画素構成、及び駆動方法は図10に示したようなものが一般的である。図10において、101は信号線、102は走査線、103及び105はスイッチ、104は容量、106はEL素子、107は電源である。

【0005】

【発明が解決しようとする課題】前記パッシブマトリクス法は、有機EL素子の構成は簡単となるものの、有機EL素子を駆動するための外付部品が必要となる。かかる外付部品である電子回路、部品の価格は有機EL素子の価格と比べて必ずしも安価ではない。

【0006】また、パッシブマトリクス法は、有機EL素子を駆動するデューティ比が1ではなく、従って有機EL素子を間欠的に比較的高輝度で発光する必要がある。これら的高輝度な駆動は、有機EL素子の負荷を高め、劣化を促進する。

【0007】また、パッシブマトリクス法は、必然的に駆動しない素子に対しても電圧が印加されるため、クロストークが生じる。

【0008】前記クロストークを防ぐために例えば黒リセツト法等の複雑な駆動方法が必要となる。これらは前記デューティ比を更に低下せしめ、また前記外付部品の価格を上昇せしめる。

【0009】それに対して前記アクティブマトリクス法はデューティ比1であり、有機EL素子を比較的低輝度で発光可能であるものの、有機EL素子の駆動には高価なTFT基板が必要となるので基板及びシステム全体の価格が上昇する。

【0010】前記TFTはアモルファスSiでは駆動能力不足であると言われており、更に高価な低温ポリ、高温ポリ、単結晶シリコンTFTが必要とされている。これらTFTは大版基板を構成する上には不向きである。また、各有機EL素子（画素）当たりの構成は図10に示したように2個のスイッチング用TFTと1個の保持容量が必要とされるため、前記画素の大きさを小さくする上で障害となっている。

【0011】本発明は前述の欠点を除去するものであり、高価なTFT基板を必要とせず、また複雑な外付部品を必要としない自身でアクティブマトリクスを構成可能な有機EL素子を提供することを主たる目的とする。

【0012】

【課題を解決するための手段】本発明の構成を説明する前に、まず本発明を想定するに至った実験結果の説明を行う。

【0013】ガラス基板上にパターニングされた直径2mmのITO電極上に、正孔輸送層、電子輸送層、Al-Li層、Al電極を順に抵抗加熱で蒸着し、有機EL素子単体を作成した。前記両輸送層の界面の電子及び正孔に対するポテンシャルバリアはいずれも0.6V以上であった。

【0014】前記素子を電圧駆動した所、図1に示すようなI-V特性が得られた。

【0015】0～6Vの領域Iは発光開始点（4V）を含む領域であり、主に両電極からの印加電圧で電流値が決まっている領域であると考えられる。

【0016】それに対して6～14Vの領域IIは空間電荷制限電流（SCLC）で決まっている領域である。

【0017】またその上の14～25Vの領域IIIは本発明を想定するに至った、電気2重層を構成するキャリアの再配置によるものである。以下簡単に前記現象の説明を行う。

【0018】前記領域IIIに於いては、電圧を上昇、印加させても、当初は電流値を増大させ、発光の輝度を増加させるものの、時間の経過と共にその電流値、及び輝度を減少させる。前記直径2mmの有機EL素子をよく観察すると、発光面の中央が暗いことが判明した。この発光の不均一性は電圧の印加と共に次第に大きくなり、しまいには外周から約0.3mmほどが光るのみとなる。しかし電圧を切り、低電圧側で再び前記有機EL

素子を発光させると全面が均一に光るので、化学反応等による劣化ではない。

【0019】本現象は以下のように解釈される。即ち、本有機EL素子に於いては、素子を流れる電流は、前記大きなポテンシャルバリアが形成された両輸送層界面に於ける電気2重層がその電流値を決定している。前記界面に於いては電子も正孔も、0.6V以上というポテンシャルの壁によって容易に通る事は出来ない。従って前記界面には次第に両キャリア（電子及び正孔）が蓄積し、大きな容量、電気2重層を形成するようになる。この電気2重層が形成されると、その間を流れる電流は、前記蓄積されたキャリアが決めるようになる。

【0020】領域IIIに於いて更なる電圧を印加すると、前記キャリアの分布に変化を生じる。即ち、電圧が高いほど前記キャリアは前記有機EL素子の外周へと押し出される。この原因は蓄積された同符号電荷（電子または正孔）間に働く反発（リパルジョン）であると考えられる。前記外周側に押し出されたキャリアが作る電気2重層に於いては流れる電流にさほど変化はなく、従って再結合、及び発光に大きな差は生じなくなる。

【0021】またこのような状態で、界面の両輸送層の電位を比較すると、キャリアが多数蓄積している外周と中央とはその値は異なっており、前記外周からの拡散電流をキャンセルする分の電界が生じており、その値はドリフト電流の定義式

$$j_{\text{drift}} = en\mu E$$

（e：単位電荷 n：キャリア密度 μ ：移動度 E：電界強度）から判るように、n及び μ が小さいためにその値Eはかなり大きくなる。

【0022】前記更なる電圧の増加分は、このような横方向電界Eの形成によっても消費される。

【0023】以上の知見から、有機EL素子の特定の界面のポテンシャルバリアを高め、キャリアを封じ込める事によって蓄積させ、前記蓄積したキャリアを何らかの手段（この場合は電圧）で制御する事が出来れば前記EL素子の発光をも制御可能となる、という事が判明した。

【0024】本発明は前記原理を応用したものであり、有機EL素子をMOSFETのように横方向に配置し、両輸送層の界面のポテンシャルバリアの少なくとも一方、望ましくは両方のバリア高さを高め、前記キャリアの蓄積をうながし、前記界面の特定の領域上に縦方向電界を印加するための制御電極を設ける事によって、前記蓄積したキャリアを制御可能とする事によって有機EL素子の電気的特性、並びに発光特性を制御可能としたものである。

【0025】即ち、本発明第1の有機EL素子は、電子輸送層と正孔輸送層を有する有機EL素子において、一方の輸送層から注入されるキャリアの量を制御するための制御電極を有することを特徴とする。

【0026】上記本発明第1の有機EL素子は、更なる好ましい特徴として、「前記一方の輸送層から注入されるキャリアは、正孔であること」、「前記制御電極は、前記キャリアを注入する輸送層の直上に配置されていること」、「前記電子輸送層と正孔輸送層との界面では、前記制御電極により注入量を制御されるキャリアに対するポテンシャル障壁が、反対電荷キャリアに対するポテンシャル障壁よりも低いこと」、を含む。

【0027】また、本発明第2の有機EL素子は、電子輸送層と正孔輸送層を有する有機EL素子において、両輸送層から注入されるキャリアの量を制御するための制御電極を有することを特徴とする。

【0028】これら本発明の有機EL素子は、更なる好ましい特徴として、「前記正孔輸送層は、TFLELであること」、「前記制御電極は、絶縁膜を介した電界効果型電極であること」、「前記絶縁膜は、素子を保護するハシベーション膜を兼ねること」、「前記制御電極は、前記キャリアを注入する電極の外周に広がっていること」、「前記制御電極の形状はドーナツ型であること」、「特定の界面のポテンシャル障壁は充分に高く、該界面には両キャリアの蓄積により電気2重層が形成されていること」、「陽極が前記素子を形成する基板の表面にバクで形成されていること」、「少なくとも一方の輸送層はパターンニングされており、互いに分離された複数の素子を有すること」、を含む。

【0029】また、本発明の表示装置は、上記本発明の有機EL素子を用いて構成した表示装置であって、前記素子の制御電極と、陰極又は陽極でアクティブマトリクス回路を構成したことを特徴とする。

【0030】上記本発明の表示装置は、更なる好ましい特徴として、「前記制御電極は走査線に接続されており、前記陰極は信号線に接続されており、前記有機EL素子の選択は、前記陽極の電位よりも低い電位で行われること」、「前記陽極は共通電極であること」、「前記アクティブマトリクス回路は低電圧駆動されること」、「前記有機EL素子には、該素子の発光を延長するための蛍光材料又は燐光材料が加えられていること」、「前記非選択有機EL素子の制御電極には、選択有機EL素子のそれに印加する電圧とは反対符号の電圧が印加されること」、を含む。

【0031】本発明の表示装置における動作の一具体例を図2を用いて以下に簡単に説明する。

【0032】陰極23を共通の電極とし、陽極22を信号線25に、前記制御電極24を走査線26に接続し、

アクティブマトリクスを構成する。前記信号線25を正の電流源27に接続し、前記走査線26に正の電圧28を印加する事で前記信号線と走査線の交点に存在する有機EL素子21が選択される。

【0033】前記選択された有機EL素子21に於いては、前記陽極22、陰極23間に正の電流源27からの電流が流れ込む。その際前記界面に蓄積された片方のキャリアあるいは両方のキャリアは、制御電極24の支配を受ける。即ち、制御電極24に正の電圧が印加されると、前記界面の一部に電界が発生し、前記蓄積したキャリアは前記ポテンシャルのバリアを越えて流れ込み、再結合し、発光を行う。

【0034】このように本発明の有機EL素子によれば、高価なTFT基板を必要とせず、それ自身でアクティブマトリクス回路を実現可能であり、高価なプロセスや高価な外付部品は不要となり、安価な表示装置が実現されるのである。

【0035】

【発明の実施の形態】以下、本発明の実施形態を具体的な実施例に基づいて説明するが、本発明はこれらの実施例に限定されるものではない。

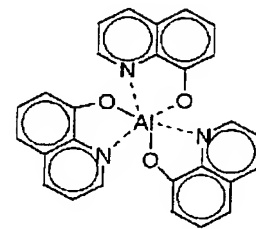
【0036】

【実施例】（実施例1）本発明の第1実施例であるEL表示装置の画素の概略断面図を図3に示す。

【0037】38は厚さ1.1mmのソーダライムガラスであり、37は厚さ500Åの電子輸送層を構成するAlq3（下記の化学式からなるオキシンのアルミニウム錯体）層である。

【0038】

【化1】

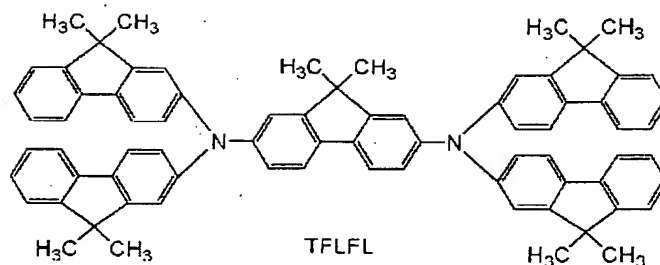


Alq3

【0039】36は下記の化学式から成る厚さ100Åの正孔輸送層を構成するTFLELであり、パターンニング、開口されている。

【0040】

【化2】



【0041】電子輸送層37と正孔輸送層36は界面39を形成し、その界面39の電子に対するポテンシャルバリアは0.8V、正孔に対するポテンシャルバリアは0.6Vとなっている。

【0042】正孔輸送層36の上には厚さ1000Åの絶縁膜35が形成されており、この絶縁膜35上には長さ5μmのAl制御電極34が形成されている。

【0043】また、電子輸送層37上にはAl陰極33設けられており、正孔輸送層36上にはITO陽極32が設けられている。

【0044】前記陽極32と陰極33間に正の電圧が印加されると、多数キャリアである正孔は界面39に蓄積するようになる。同様にして電子も同じく界面39に蓄積するようになる。

【0045】前記蓄積した電荷に応じて界面39を通して電流が流れ、再結合を行い、Alq3層側で発光が行われる。この時、制御電極34に正の電圧を印加すると、制御電極34下の領域の界面に於いて前記ポテンシャルギャップが狭まるようになり、更なる電流が流れ発光強度が増大する。また、制御電極34に負の電圧を印加すると、界面39に蓄積した正孔の一部は電界により界面39から遠ざけられ、その結果、界面39を通過する電流は減少し、発光強度が低下する。

【0046】即ち、両電極32、33に印加する電圧を適当に選び、且つ制御電極34に加える電圧のスイングを適当に選択する事により、発光のon、offが可能となる。尚、これら電圧は大略5V程度であり、比較的 low 電圧である。

【0047】本実施例は、陽極32と制御電極34に電圧を印加した時のみにしか前記発光を所望の値に制御する事は出来ず、従ってデューティ比が1のアクティブマトリクス駆動であるとは言いがたい。

【0048】しかし、制御電極34が作る電界によって集められたキャリアは、制御電極がoffになっても緩やかに拡散によって広がりながら再配置されるため、かなり長い間その電流は流れ続け、発光を継続する。また必要であるならば蛍光や燐光物質のように発光寿命の長い物質を添加する事によって前記発光の残光を長くする事が可能であるので、本実施例のようなごく短時間のアクセスによっても実質的にデューティ比が1に近い表示を、保持容量等の回路工夫を行う事なく有機EL素子側で実現する事が出来る。

【0049】(実施例2) 図4に本発明の第2実施例である、EL表示装置の画素の概略断面図を示す。

【0050】48はガラス基板であり、46は実施例1と同様の厚さ100Åの正孔輸送層を構成するTFLFL層、47は実施例1と同様の厚さ500Åの電子輸送層を構成するAlq3層、45は厚さ500Åの酸化シリコン層からなる絶縁膜、43は厚さ1500ÅのAl陰極、42は厚さ1500ÅのITO陽極、44は厚さ1500ÅのAl制御電極である。

【0051】本実施例に於いては前記ポテンシャルバリアを低めるべき正孔輸送層46が電子輸送層47よりも下方に存在するため、更に強い電界を発生する事を目的として、制御電極44下の絶縁膜45の厚さを薄くしている。

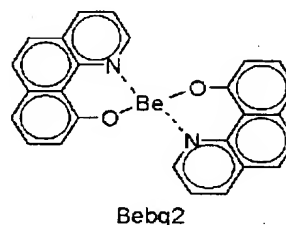
【0052】本実施例に於いても実施例1と同様に制御電極44により有機EL素子の発光を制御する事が出来る。

【0053】(実施例3) 本実施例の第三実施例であるEL表示装置の画素の概略断面図を図5に示す。

【0054】58はガラス基板であり、57は電子輸送層である蛍光材料キナクリドンを含む下記の化学式からなるBeBq2である。

【0055】

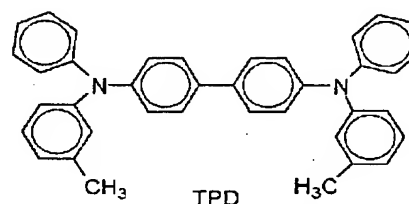
【化3】



【0056】56は正孔輸送層である下記の化学式からなるTPD (トリフェニルアミン誘導体) である。

【0057】

【化4】

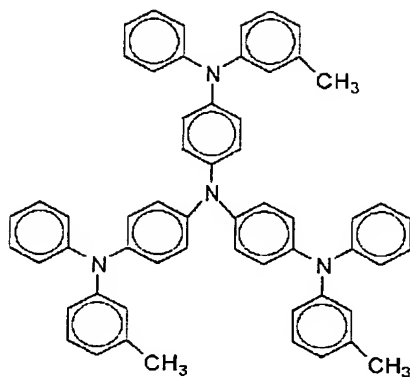


【0058】60は正孔注入層である下記の化学式から

なるmMTADATAである。

【0059】

【化5】



mMTADATA

【0060】55は絶縁膜であり、53はMgIn陰極、52はITO陽極、54はA1制御電極である。

【0061】本実施例によれば正孔輸送層56と電子輸送層57の界面59の電子に対するポテンシャルバリアは0.57V、正孔に対するポテンシャルバリアは0.17Vと低いため、界面59に於ける両キャリアの注入効率が改善されており、その分有機EL素子の劣化が防止でき、長寿命化されている。

【0062】このように本発明では、電子輸送層側で発光を行うだけでなく、正孔輸送層側で発光を行う事も可能である。

【0063】(実施例4)本発明の第4実施例であるEL表示装置の画素構成を図6に示す。

【0064】67は電子輸送層であり、蛍光材料入正孔輸送層66との成す界面69の正孔に対するポテンシャルバリアは、電子に対するポテンシャルバリアよりも高くなっている。そのため正孔は正孔輸送層66中に蓄積されがちである。電子輸送層67から注入される電子の量はその上に形成されている制御電極64の支配を受け、その結果、注入、再結合するキャリア数、即ち発光量を制御する事が出来る。

【0065】(実施例5)本発明の第5実施例であるEL表示装置の画素構成を図7に示す。

【0066】78はガラス基板、77は電子輸送層、76は正孔輸送層、75は絶縁膜、73は陰極、72は陽極、74は制御電極である。

【0067】本実施例では、両輸送層76、77以外に独立に発光層80を設け、この発光層80と両輸送層76、77との界面79a、79bのいずれかあるいは双方のポテンシャルを制御電極74で制御する構成である。

【0068】(実施例6)本発明の第6実施例として、アクティブマトリクス共通電極を陽極に取り、抵抗率の高いITO電極を全面に形成して、前記高抵抗に由来する問題を解決した例を示す。

【0069】図8は本実施例の画素の概略断面図であり、画素の大きさは100μm角、ガラス基板88上にITO陽極82が全面に形成されている。その上に蛍光材料入の正孔輸送層86が全面に形成され、その上に直径80μmの円板状の電子輸送層87がパターンニング形成されている。電子輸送層87からはA1陰極83が引出されており、絶縁膜85の上には陰極83を中心として、外径70μm、内径40μmのドーナツ状の制御電極84が形成されている。尚、絶縁膜85は陰極83直下のみ開口しており、パシベーション膜としての働きをも有している。

【0070】前記両輸送層の界面89の電子に対するポテンシャルバリアは、正孔に対するポテンシャルバリアよりも小さく形成されており、正孔輸送層86中に蓄積した正孔めがけて陰極83から電子が注入される。また、前記界面89のポテンシャルは制御電極84の影響を受け、制御電極84の電位に応じて前記電子の注入量が変化し、発光量が変化する。

【0071】図9に本実施例のアクティブマトリクス回路を示す。

【0072】81は図9に示したEL素子(画素)であり、陽極92は共通電極である正の電源に全て接続されている。

【0073】それに対して陰極83は各信号線15に、制御電極84は各走査線に16に接続されており、アクティブマトリクス回路を構成している。前記信号線15は電位切換スイッチ17を通して、グラウンド19もしくは正の電源に接続されている。同様に前記走査線16もグラウンド19もしくは正の電源に接続されている。図9は中心のEL素子が選択されている事を示しており、前記素子の両電極83、84には0の電位が印加されている。

【0074】本実施例によれば電子を注入するEL素子のアクティブマトリクス回路を容易に構成する事が出来る。

【0075】尚、本実施例に於いてはアクティブマトリクス回路を構成する両電極(陰極および制御電極)共にグラウンド電位を印加したが、必ずしも同じ電位を印加する必要はなく、前記陽極の電位よりも低い電位であればよい。

【0076】(実施例7)本発明の第7実施例として、実施例6と同様の画素構成において、前記制御電極に印加する非選択時の電圧が、選択時のそれと反対符号であるEL表示装置の構成を挙げる。

【0077】本実施例においては、前記電子輸送層に対して非選択時に前記制御電極に正の電圧を印加される。これにより電子は前記界面から遠ざけられ、前記制御電極下に蓄積するようになる。

【0078】前記制御電極下の電子輸送層領域は発光に何ら寄与せず、従って前記キャリア電荷の蓄積により化

学反応劣化が生じて、前記EL素子の特性を直ちに劣化させる事はない。即ち、本実施例の構成により前記EL素子の寿命は向上する。

【0079】

【発明の効果】以上に説明したように本発明によれば容易にアクティブマトリクス回路を実現可能であり、高価なプロセスや高価な外付部品は不要となり、安価な表示装置を提供する事が出来る。

【0080】また高電圧駆動を必要としない事から長寿命な表示装置を提供する事が出来るため、更にランニングコストを安価にする事が出来る。

【図面の簡単な説明】

【図1】有機EL素子の電圧-電流特性を示す図である。

【図2】本発明の表示装置における動作の一具体例を説明するための回路図である。

【図3】本発明の第1実施例であるEL表示装置の画素の概略断面図である。

【図4】本発明の第2実施例であるEL表示装置の画素の概略断面図である。

【図5】本発明の第3実施例であるEL表示装置の画素の概略断面図である。

【図6】本発明の第4実施例であるEL表示装置の画素の概略断面図である。

【図7】本発明の第5実施例であるEL表示装置の画素

の概略断面図である。

【図8】本発明の第6実施例であるEL表示装置の画素の概略断面図である。

【図9】本発明の第6実施例であるEL表示装置のアクティブマトリクス回路図である。

【図10】従来のEL表示装置のアクティブマトリクス回路図である。

【符号の説明】

15、25 信号線

16、26 走査線

17、18 スイッチ

19 グラウンド

21、31、41、51、61、71、81 EL素子

22、32、42、52、62、72、82 陽極

23、33、43、53、63、73、83 陰極

24、34、44、54、64、74、84 制御電極

27 電流源

28 電圧源

35、45、55、65、75、85 絶縁膜

36、46、56、66、76、86 正孔輸送層

37、47、57、67、77、87 電子輸送層

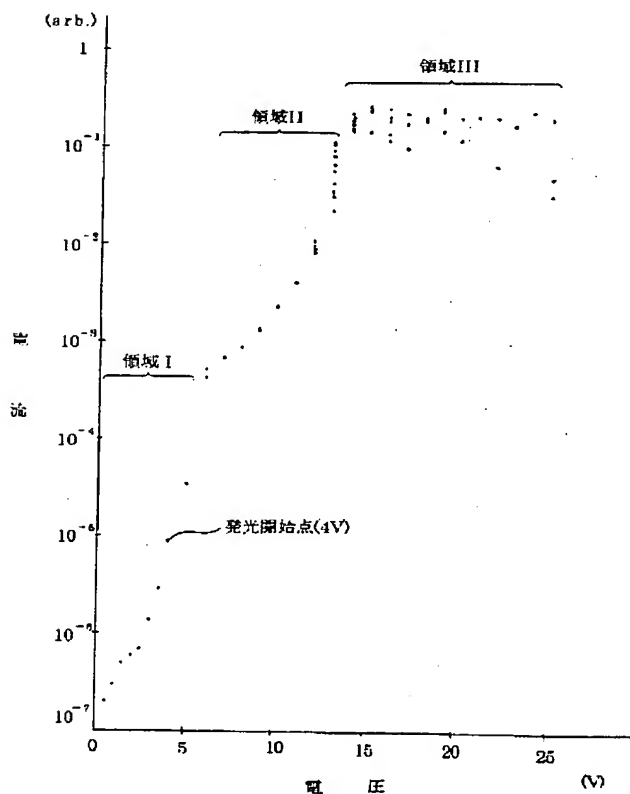
38、48、58、68、78、88 基板

39、49、59、69、79a、79b、89 界面

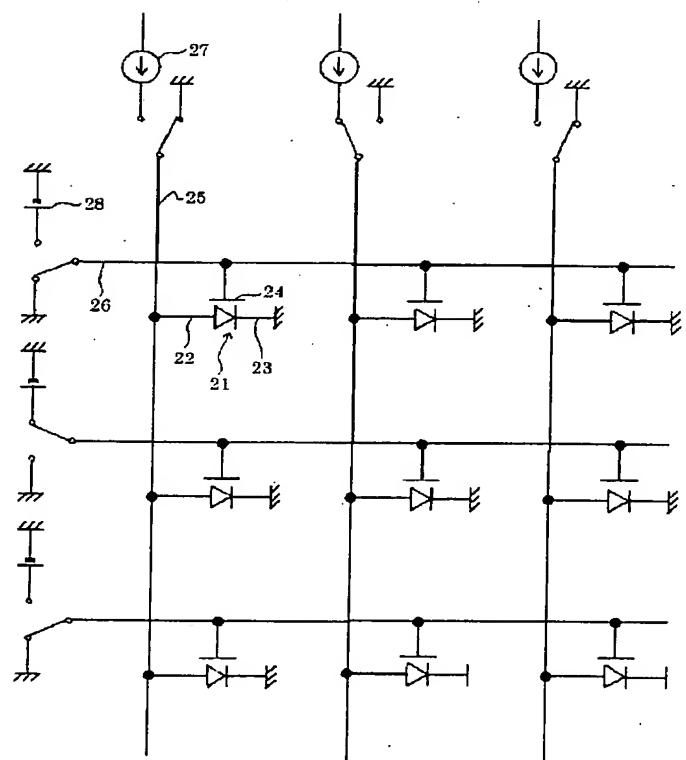
60 正孔注入層

80 発光層

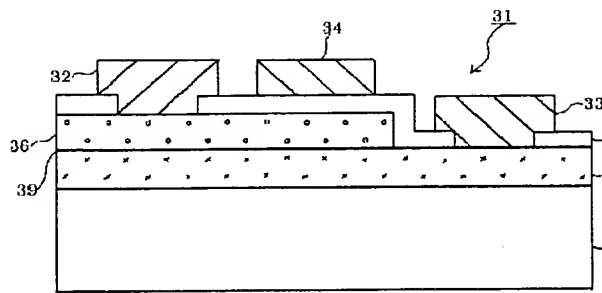
【図1】



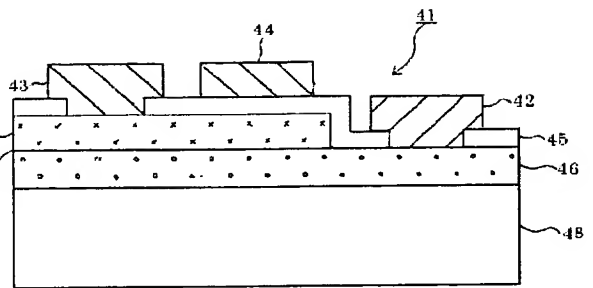
【図2】



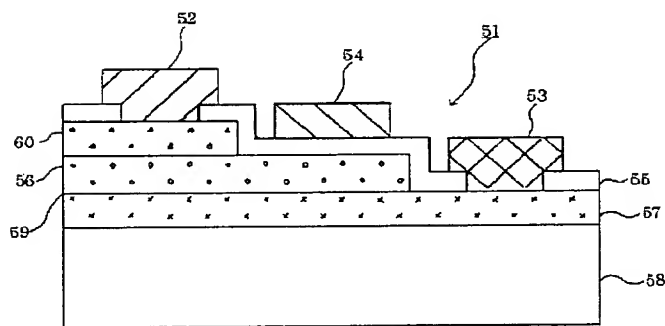
【図3】



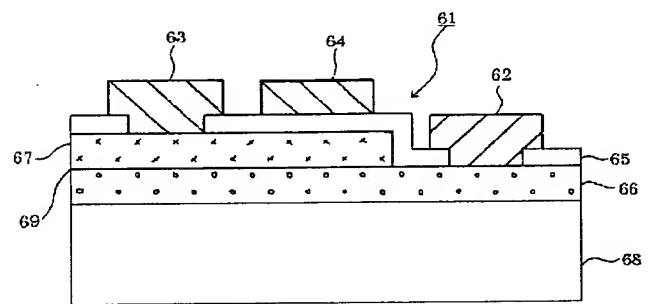
【図4】



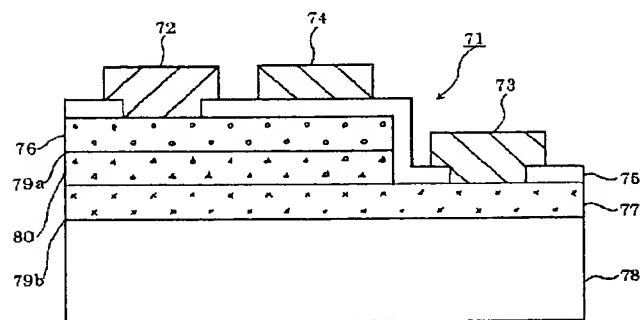
【図5】



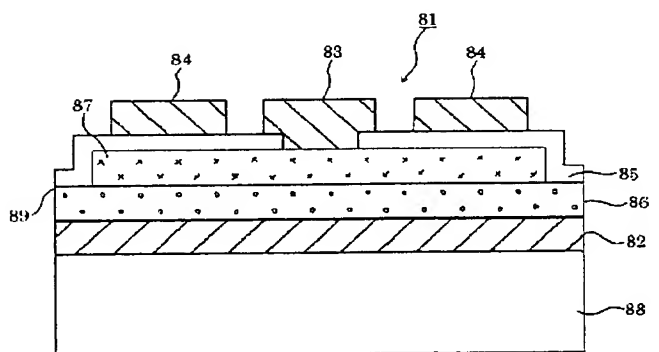
【図6】



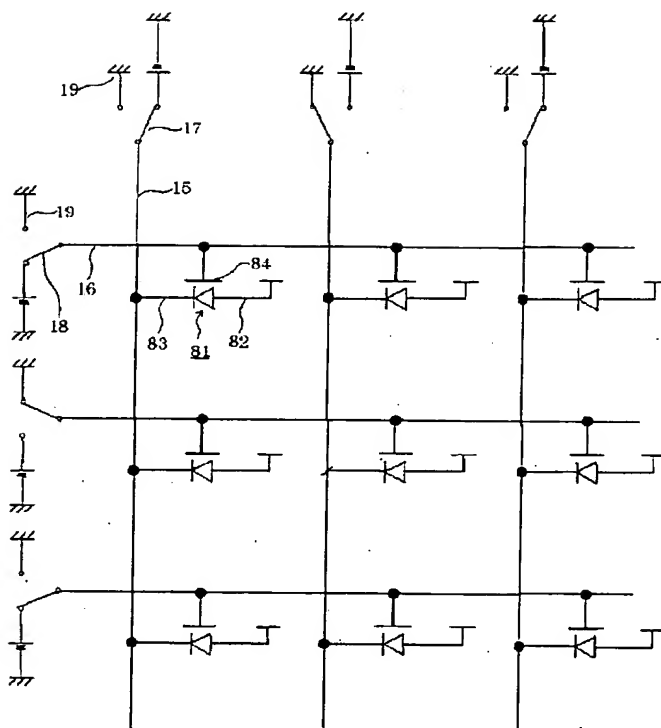
【図7】



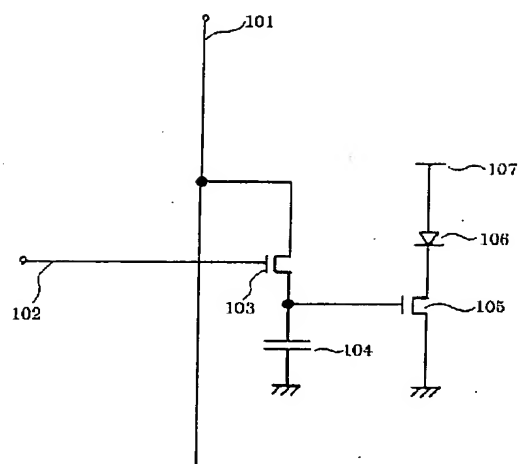
【図8】



【図9】



【図10】



フロントページの続き

(51) Int. Cl.⁷
H05B 33/26

識別記号

FI
H05B 33/26

ターミナル (参考)
Z

THIS PAGE BLANK (USPTO)